

合作研究計畫名稱：5G uRLLC 通道編解碼硬體架構及 FPGA 實作

徵求對象：

- 1.具閱讀 uRLLC LDPC 標準能力之學界研究人員。
- 2.具 LDPC 編解碼其硬體架構能力之學界研究人員。
- 3.具 LDPC 編解碼其浮點與定點模擬能力之學界研究人員。
- 4.具 LDPC 編解碼 verilog coding 能力之學界研究人員。
- 5.具 LDPC 編解碼其 FPGA 實作能力之學界研究人員。

6.學界：

限於符合下列各項條件者：

- 6.1.全國公私立大專院校（含）以上之學術機構。
- 6.2.擁有技術能力及足以從事合作研究人力與設備。
- 6.3.本公告之「合作研究計畫名稱」關於各計畫之 RFP 規定之其他條件。